

PAT-NO: JP02002289769A

DOCUMENT-IDENTIFIER: JP 2002289769 A

TITLE: STACKED SEMICONDUCTOR DEVICE AND ITS
MANUFACTURING
METHOD

PUBN-DATE: October 4, 2002

INVENTOR-INFORMATION:

NAME	COUNTRY
FUJIMOTO, HIROAKI	N/A
NOMURA, TORU	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MATSUSHITA ELECTRIC IND CO LTD	N/A

APPL-NO: JP2001087012

APPL-DATE: March 26, 2001

INT-CL (IPC): H01L025/065, H01L025/07 , H01L025/18 ,
H01L021/56 , H01L021/60
, H01L023/12 , H01L023/28

ABSTRACT:

PROBLEM TO BE SOLVED: To make the entire device lightweight by
making a
structure for mounting a plurality of semiconductor elements on one
wiring
board in a stacked semiconductor device.

SOLUTION: The stacked semiconductor device is mounted with at least two semiconductor elements on a wiring board 10 to constitute one package CSP, the upper face peripheral part of a sealing resin 15 has a cutting part 17 by grinding, and the stacked semiconductor device has the structure with a reduced volume. Thus, the lightweight of the laminated semiconductor device constituting the plurality of the semiconductor elements 12, 14 on one package can be realized. Furthermore, since a film wiring conductor 13 is interposed between a first semiconductor element 12 and a second semiconductor element 14, the whole laminated semiconductor device has flexibility and has the structure capable of dealing with stress due to thermal expansion.

COPYRIGHT: (C)2002,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-289769

(P2002-289769A)

(43)公開日 平成14年10月4日(2002.10.4)

(51)Int.Cl.
H 01 L 25/065
25/07
25/18
21/56
21/60

識別記号
F I
H 01 L 21/56
21/60
23/12
23/28
3 1 1

F I
H 01 L 21/56
21/60
23/12
23/28

テーコード(参考)
Z 4 M 1 0 9
3 1 1 R 5 F 0 4 4
3 1 1 S 5 F 0 6 1
5 0 1 B
Z

審査請求 未請求 請求項の数 8 O L (全 11 頁) 最終頁に続く

(21)出願番号 特願2001-87012(P2001-87012)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22)出願日 平成13年3月26日(2001.3.26)

(72)発明者 藤本 博昭

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 野村 徹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

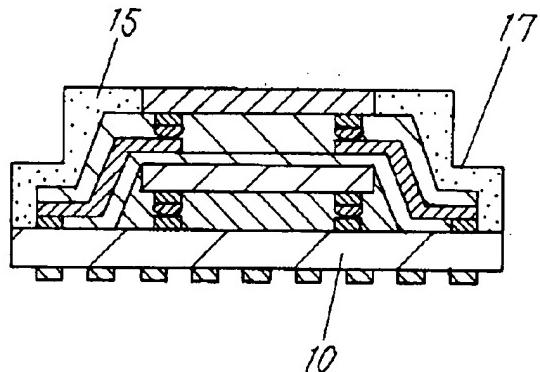
最終頁に続く

(54)【発明の名称】 積層型半導体装置およびその製造方法

(57)【要約】

【課題】 積層型半導体装置では複数の半導体素子を1枚の配線基板上に搭載する構造であり、全体として軽量化が望まれていた。

【解決手段】 少なくとも2つ以上の半導体素子を配線基板10上に搭載して1パッケージCSPを構成したものであり、封止樹脂15の上面周辺部は研削による切削部17を有して体積が減じられている構造である。そのため、複数の半導体素子12, 14を1パッケージに構成した積層型半導体装置の軽量化を実現できるものである。さらに第1の半導体素子12と第2の半導体素子14との間にはフィルム配線導体13が介在しているので、積層型半導体装置全体としてフレキシブル性を有し、熱膨張による応力に対応できる構造である。



【特許請求の範囲】

【請求項1】 配線電極を有した配線基板と、前記配線基板上に樹脂を介してその表面側が前記配線基板と対向してフリップチップ接続された第1の半導体素子と、前記第1の半導体素子の裏面上にフィルム配線導体を介してその表面側が前記第1の半導体素子の裏面と対向してフリップチップ接続された第2の半導体素子との少なくとも2つの半導体素子を有し、前記第1の半導体素子はその表面上に設けた突起電極が前記配線基板の配線電極と接続し、前記第2の半導体素子はその表面上に設けた突起電極が前記フィルム配線導体の配線導体と接続し、前記配線導体は前記配線基板の配線電極と接続し、前記配線基板の上面領域は封止樹脂で封止されている積層型半導体装置であって、研削によって前記封止樹脂の上面周辺部の体積が減じられていることを特徴とする積層型半導体装置。

【請求項2】 フィルム配線導体は配線導体を軟性樹脂で挟んだ構造であることを特徴とする請求項1に記載の積層型半導体装置。

【請求項3】 配線基板は、上面に配線電極と、下面に前記上面の配線電極と接続した端子電極とを有した配線基板であることを特徴とする請求項1に記載の積層型半導体装置。

【請求項4】 第1の半導体素子または第2の半導体素子の面積と配線基板の面積とは、前記配線基板の面積が大きい条件で略同等の大きさで構成されてチップサイズパッケージを構成していることを特徴とする請求項1に記載の積層型半導体装置。

【請求項5】 上面に配線電極と、下面に前記上面の配線電極と接続した端子電極とを有した配線基板に対して、樹脂を介してその表面の電極パッドに突起電極が形成された第1の半導体素子をフリップチップ接続し、前記突起電極と前記配線基板の配線電極とを接続する第1の工程と、

前記第1の半導体素子の裏面および前記配線基板上面に一体でフィルム配線導体を接着するとともに、前記フィルム配線導体の配線導体の外方端部を前記配線基板の配線電極と接続する第2の工程と、前記第1の半導体素子の裏面に対して、前記フィルム配線導体を介してその表面の電極パッドに突起電極が形成された第2の半導体素子をフリップチップ接続し、前記突起電極と前記フィルム配線導体の配線導体の内方端部とを接続する第3の工程と、

前記配線基板の上面領域を封止樹脂で封止する第4の工程と、

前記配線基板の上面に形成した封止樹脂の上面周辺部に対して研削処理を行い、前記封止樹脂の上面周辺部の体積を減じる第5の工程とよりなることを特徴とする積層

型半導体装置の製造方法。

【請求項6】 その上面に複数の半導体素子が個々に搭載されるもので、また上面に個々の半導体素子に対応した配線電極が設けられ、下面には上面の配線電極と基板内部で接続した端子電極が設けられ、個々の半導体素子単位ごとに分割され得る構造の1枚の大型の配線基板に対して、樹脂を介してその表面の電極パッドに突起電極が形成された第1の半導体素子をフリップチップ接続し、前記突起電極と前記配線基板の配線電極とを接続する第1の工程と、

前記第1の半導体素子の裏面および前記配線基板上面に一体でフィルム配線導体を接着するとともに、前記フィルム配線導体の配線導体の外方端部を前記配線基板の配線電極と接続する第2の工程と、

前記第1の半導体素子の裏面に対して、前記フィルム配線導体を介してその表面の電極パッドに突起電極が形成された第2の半導体素子をフリップチップ接続し、前記突起電極と前記フィルム配線導体の配線導体の内方端部とを接続する第3の工程と、

前記配線基板の上面領域を封止樹脂で封止する第4の工程と、

前記配線基板に対して、個々の積層型半導体装置に切断分離するとともに、前記配線基板の上面に形成した封止樹脂の上面周辺部に対して研削処理を行い、前記封止樹脂の上面周辺部の体積を減じる第5の工程とよりなることを特徴とする積層型半導体装置の製造方法。

【請求項7】 第1の半導体素子の裏面に対して、フィルム配線導体を介してその表面の電極パッドに突起電極が形成された第2の半導体素子をフリップチップ接続し、前記突起電極と前記フィルム配線導体の配線導体の内方端部とを接続する第3の工程では、第2の半導体素子を前記フィルム配線導体に対して加圧し、前記突起電極で前記フィルム配線導体のフィルム材を突き破って前記配線導体の内方端部とを接続することを特徴とする請求項5または請求項6に記載の積層型半導体装置の製造方法。

【請求項8】 第1の半導体素子の裏面および配線基板上面に一体でフィルム配線導体を接着するとともに、前記フィルム配線導体の配線導体の外方端部を前記配線基板の配線電極と接続する第2の工程では、配線導体を軟性樹脂で挟んだ構造のフィルム配線導体を用いることを特徴とする請求項5または請求項6に記載の積層型半導体装置の製造方法。

【発明の詳細な説明】
【0001】

【発明の属する技術分野】本発明は複数の機能の半導体素子を三次元方向に積層搭載した積層型半導体装置およびその製造方法に関するものであり、特に突起電極により各半導体素子をフリップチップ接続するとともに接続の信頼性の高い積層型半導体装置およびその製造方法に

関するものである。

【0002】

【従来の技術】近年、回路構成された1つの配線基板(キャリア基板)上に複数の機能の半導体素子を積層搭載し、1パッケージを構成する積層型半導体装置が開発されている。

【0003】以下、開発されている従来の積層型半導体装置について、その代表構造として2つの半導体素子が基板上に積層搭載されたタイプの積層型半導体装置について説明する。

【0004】図9は従来の積層型半導体装置の構成を示す断面図である。

【0005】図9に示すように、従来の積層型半導体装置は、配線電極1a, 1bおよび底面に端子電極2を有した配線基板3と、配線基板3上に樹脂4を介してその表面側が配線基板3と対向してフリップチップ接続された第1の半導体素子5と、第1の半導体素子5の裏面上に接着剤6を介してその表面側を上にして搭載された第2の半導体素子7を有し、第1の半導体素子5はその表面の電極バッド5aに設けた突起電極5bが配線基板3の配線電極1aと接続し、第2の半導体素子7はその表面の電極バッド7aが配線基板3の配線電極1bと金属細線8で接続され、配線基板3の上面領域が絶縁性の封止樹脂9で封止された構造である。

【0006】また配線基板3上に搭載された半導体素子は、メモリー素子、ロジック素子などの複数の種類の半導体素子であり、1パッケージで多機能素子による高機能型の半導体装置である。

【0007】次に従来の積層型半導体装置の製造方法について図面を参照しながら説明する。図10, 図11は従来の積層型半導体装置の製造方法を示す工程ごとの主要な断面図である。

【0008】まず図10(a)に示すように、第1の半導体素子5の表面の複数の電極バッド5a上に突起電極(バンプ)5bを各々形成する。この突起電極の形成はメッキバンプ、ワイヤーボンド法によるスタッダーバンプなどの工法で形成される。

【0009】次に図10(b)に示すように、配線基板3の上面に対してシート状の異方性導電性(ACF)の樹脂4を供給するとともに、第1の半導体素子5をその突起電極5bの面を配線基板3の上面に対向させる。ここで配線基板への樹脂4の供給は配線基板3の配線電極1aを覆うように供給するものであり、シート状以外に液状の樹脂をポッティングにより供給してもよい。

【0010】次に図10(c)に示すように、第1の半導体素子5を配線基板3の上面に加圧して、第1の半導体素子5の突起電極5bと配線基板3の配線電極1aとを接続する。

【0011】次に図10(d)に示すように、第2の半導体素子7を配線基板3に搭載した第1の半導体素子5

の裏面(背面側)に対して接着剤6により、その裏面で接着固定する。

【0012】次に図11(a)に示すように、搭載した第2の半導体素子7の電極バッド7aと配線基板3の上面の配線電極1bとを金属細線8により電気的に接続する。

【0013】そして図11(b)に示すように、配線基板3の上面領域を絶縁性の封止樹脂9で封止することにより積層型半導体装置を形成するものである。

10 【0014】以上のような各工程により、従来は配線基板上に2つの半導体素子を搭載した1パッケージタイプの積層型半導体装置を実現していた。

【0015】

【発明が解決しようとする課題】しかしながら前記従来の積層型半導体装置では、2つの半導体素子を1枚の配線基板上に搭載する構造であるため、配線基板の上面領域へ附加される構成部材が多く、熱膨張によって配線基板の反り、または熱膨張、反りによる半導体素子と配線基板の配線電極との接続部分へのダメージが懸念されていた。

20 【0016】すなわち熱膨張によって、積層型半導体装置を構成する配線基板、半導体素子、突起電極などの各構成部材の熱膨張係数の差から、半導体素子が膨張した場合、パッケージ内部で微動することにより、半導体素子と配線基板の配線電極との接続部分が破断する恐れがあった。従来は積層型半導体装置を構成する配線基板、半導体素子、突起電極などの各構成部材の熱膨張係数を近似するようになっていたが、または熱膨張や、それによる積層型半導体装置自体の反りに対抗できる構造にするなどして対策していたが、今後は2つの半導体素子の搭載にとどまらず、3つ以上の半導体素子を1つの配線基板上に搭載して1パッケージを構成する傾向にあるため、根本的な積層型半導体装置の構造の開発が必要とされていた。

30 【0017】さらに1パッケージで複数の半導体素子を搭載しているため、全体として体積が増加し、その重量も増加するため、軽量化を実現した積層型半導体装置が要望されていた。

【0018】本発明は前記した従来の課題を解決するものであり、2つ以上の半導体素子を配線基板上に3次元で搭載して1パッケージを構成した積層型半導体装置において、各半導体素子と配線基板の配線電極との接続部分の接続の信頼性を高め、かつ軽量化を図ることができる積層型半導体装置およびその製造方法を提供することを目的とする。

【0019】

【課題を解決するための手段】前記従来の課題を解決するために本発明の積層型半導体装置は、配線電極を有した配線基板と、前記配線基板上に樹脂を介してその表面側が前記配線基板と対向してフリップチップ接続された

第1の半導体素子と、前記第1の半導体素子の裏面上にフィルム配線導体を介してその表面側が前記第1の半導体素子の裏面と対向してフリップチップ接続された第2の半導体素子との少なくとも2つの半導体素子を有し、前記第1の半導体素子はその表面上に設けた突起電極が前記配線基板の配線電極と接続し、前記第2の半導体素子はその表面上に設けた突起電極が前記フィルム配線導体の配線導体と接続し、前記配線導体は前記配線基板の配線電極と接続し、前記配線基板の上面領域は封止樹脂で封止されている積層型半導体装置であって、研削によって前記封止樹脂の上面周辺部の体積が減じられている積層型半導体装置である。

【0020】そして具体的には、フィルム配線導体は配線導体を軟性樹脂で挟んだ構造である積層型半導体装置である。

【0021】また、配線基板は、上面に配線電極と、下面に前記上面の配線電極と接続した端子電極とを有した配線基板である積層型半導体装置である。

【0022】また、第1の半導体素子または第2の半導体素子の面積と配線基板の面積とは、前記配線基板の面積が大きい条件で略同等の大きさで構成されてチップサイズパッケージを構成している積層型半導体装置である。

【0023】前記構成の通り、2つ目以上の積層された半導体素子は、軟性樹脂で構成されたフィルム配線導体を介して積層搭載されているため、積層型半導体装置の熱膨張によって、半導体素子が膨張した場合、パッケージ内部で微動しても、その膨張移動にともなって接続部分も連動して移動するため、半導体素子と配線基板の配線電極との接続部分が破断することを防止し、接続の信頼性を高めることができる。またフィルム配線導体は配線導体がその裏面側が軟性樹脂で挟まれた3層構造であるため、内層の配線導体自身の固定は避けられ、熱膨張の微動に対応できるものである。また半導体素子と半導体素子との間には軟性樹脂で構成されたフィルム配線導体が介在しているので、積層型半導体装置全体としてフレキシブル性を有し、熱膨張による応力に対応できる構造である。

【0024】さらに封止樹脂の上面の周辺部は封止樹脂が研削で除去されて、封止樹脂全体の体積が減じられているため、複数の半導体素子を1パッケージに構成した積層型半導体装置の軽量化を実現できるものである。

【0025】また本発明の積層型半導体装置の製造方法は、上面に配線電極と、下面に前記上面の配線電極と接続した端子電極とを有した配線基板に対して、樹脂を介してその表面の電極パッドに突起電極が形成された第1の半導体素子をフリップチップ接続し、前記突起電極と前記配線基板の配線電極とを接続する第1の工程と、前記第1の半導体素子の裏面および前記配線基板上面に一体でフィルム配線導体を接着するとともに、前記フィ

ム配線導体の配線導体の外方端部を前記配線基板の配線電極と接続する第2の工程と、前記第1の半導体素子の裏面に対して、前記フィルム配線導体を介してその表面の電極パッドに突起電極が形成された第2の半導体素子をフリップチップ接続し、前記突起電極と前記フィルム配線導体の配線導体の内方端部とを接続する第3の工程と、前記配線基板の上面領域を封止樹脂で封止する第4の工程と、前記配線基板の上面に形成した封止樹脂の上面周辺部に対して研削処理を行い、前記封止樹脂の上面周辺部の体積を減じる第5の工程とよりなる積層型半導体装置の製造方法である。

【0026】また本発明の積層型半導体装置の製造方法は、その上面に複数の半導体素子が個々に搭載されるもので、また上面に個々の半導体素子に対応した配線電極が設けられ、下面には上面の配線電極と基板内部で接続した端子電極が設けられ、個々の半導体素子単位ごとに分割され得る構造の1枚の大型の配線基板に対して、樹脂を介してその表面の電極パッドに突起電極が形成された第1の半導体素子をフリップチップ接続し、前記突起電極と前記配線基板の配線電極とを接続する第1の工程と、前記第1の半導体素子の裏面および前記配線基板上面に一体でフィルム配線導体を接着するとともに、前記フィルム配線導体の配線導体の外方端部を前記配線基板の配線電極と接続する第2の工程と、前記第1の半導体素子の裏面に対して、前記フィルム配線導体を介してその表面の電極パッドに突起電極が形成された第2の半導体素子をフリップチップ接続し、前記突起電極と前記フィルム配線導体の配線導体の内方端部とを接続する第3の工程と、前記配線基板の上面領域を封止樹脂で封止する第4の工程と、前記配線基板に対して、個々の積層型半導体装置に切断分離するとともに、前記配線基板の上面に形成した封止樹脂の上面周辺部に対して研削処理を行い、前記封止樹脂の上面周辺部の体積を減じる第5の工程とよりなる積層型半導体装置の製造方法である。

【0027】そして具体的には、第1の半導体素子の裏面に対して、フィルム配線導体を介してその表面の電極パッドに突起電極が形成された第2の半導体素子をフリップチップ接続し、前記突起電極と前記フィルム配線導体の配線導体の内方端部とを接続する第3の工程では、第2の半導体素子を前記フィルム配線導体に対して加圧し、前記突起電極で前記フィルム配線導体のフィルム材を突き破って前記配線導体の内方端部とを接続する積層型半導体装置の製造方法である。

【0028】また、第1の半導体素子の裏面および配線基板上面に一体でフィルム配線導体を接着するとともに、前記フィルム配線導体の配線導体の外方端部を前記配線基板の配線電極と接続する第2の工程では、配線導体を軟性樹脂で挟んだ構造のフィルム配線導体を用いる積層型半導体装置の製造方法である。

50 【0029】前記構成の通り、2つ目以上の積層された

半導体素子は、軟性樹脂で構成されたフィルム配線導体を介して積層搭載されているため、積層型半導体装置の熱膨張によって、半導体素子が膨張した場合、パッケージ内部で微動しても、その膨張移動にともなって接続部分も連動して移動するため、半導体素子と配線基板の配線電極との接続部分が破断することを防止し、接続の信頼性を高めることができる構造を実現できる。またフィルム配線導体に対して、半導体素子を突起電極を加圧して接続する場合においても、フィルム配線導体のフィルム材が外圧を吸収するため、下側の半導体素子への影響を解消し、安定に信頼性よくフリップチップ接続できるものである。

【0030】さらに一括成形後に個々の積層型半導体装置に切断分離する工程で、切断とともに封止樹脂の周辺部を研削するため、封止樹脂の上面の周辺部は封止樹脂が除去されて、封止樹脂全体の体積を減じることができ、軽量化を達成できるものである。

【0031】

【発明の実施の形態】以下、本発明の積層型半導体装置およびその製造方法の一実施形態について説明する。

【0032】まず本実施形態の積層型半導体装置について図面を参照しながら説明する。図1は本実施形態の積層型半導体装置を示す主要な断面図である。

【0033】本実施形態の積層型半導体装置は、配線電極を有した配線基板と、その配線基板上にその表面側が配線基板と対向してフリップチップ接続された第1の半導体素子と、その第1の半導体素子の裏面上にフィルム配線導体を介してその表面側が第1の半導体素子の裏面と対向してフリップチップ接続された第2の半導体素子との少なくとも2つの半導体素子を有した積層型半導体装置であって、第1の半導体素子はその表面に設けた突起電極が配線基板の配線電極と接続し、配線基板と対向してフリップチップ接続された第1の半導体素子以外の半導体素子はその表面に設けた突起電極でフィルム配線導体を介してフリップチップ接続され、そのフィルム配線導体の配線導体は配線基板の配線電極と接続して1パッケージでチップ積層構造を有するものである。

【0034】具体的には図1に示すように、本実施形態の積層型半導体装置は、上面(表面)に配線電極10a, 10bを有し、下面(裏面)に各配線電極10a, 10bと基板内部で電気的に接続した端子電極を有した配線基板10と、配線基板10上に異方性導電性(ACF)の樹脂11を介してその表面側が配線基板10と対向してフリップチップ接続されたマイコン素子などの第1の半導体素子12と、第1の半導体素子12の裏面上にフィルム配線導体13を介してその表面側が第1の半導体素子12の裏面と対向してフリップチップ接続されたメモリー素子などの第2の半導体素子14との少なくとも2つの半導体素子を有した積層型半導体装置であって、第1の半導体素子12はその表面の電極パッド12

a上に設けた突起電極12bが配線基板10の配線電極10aと接続し、第2の半導体素子14はその表面の電極パッド14a上に設けた突起電極14bがフィルム配線導体13の配線導体13aの内方端部と接続し、その配線導体13aの外方端部は配線基板10の配線電極10bと接続した構造である。そして第2の半導体素子14の裏面が露出されて配線基板10の上面領域は封止樹脂15で封止されているものである。

【0035】また、フィルム配線導体13は、配線導体13aをエポキシ系樹脂、エラストマー、シリコーン樹脂などの軟性樹脂によるフィルム材13bで挟んだ構造であり、各素子間の衝撃を吸収している構造である。

【0036】そして本実施形態の積層型半導体装置は、第1の半導体素子12または第2の半導体素子14の面積と配線基板10の面積とは、配線基板10の面積が大きい条件で略同等の大きさで構成されてCSP(チップサイズパッケージ)を構成しているものである。

【0037】以上、本実施形態の積層型半導体装置は、少なくとも2つ以上の半導体素子を配線基板上に搭載して1パッケージCSPを構成したものであり、特に2つ以上の積層された半導体素子は、軟性樹脂で構成されたフィルム配線導体13を介して積層搭載されているため、積層型半導体装置の熱膨張によって、半導体素子が膨張した場合、パッケージ内部で微動しても、その膨張移動にともなって接続部分も連動して移動するため、半導体素子と配線基板10の配線電極10a, 10bとの接続部分が破断することを防止し、接続の信頼性を高めることができる。またフィルム配線導体13は配線導体13aがその表裏面側が軟性樹脂によるフィルム材13bで挟まれた3層構造であるため、内層の配線導体13a自体の固定は避けられ、熱膨張の微動に対応できるものである。また半導体素子と半導体素子との間には軟性樹脂で構成されたフィルム配線導体13が介在しているので、積層型半導体装置全体としてフレキシブル性を有し、熱膨張による応力に対応できる構造である。

【0038】また第2の半導体素子14の裏面を露出させて配線基板10の上面領域を封止樹脂15で封止しているので、第2の半導体素子14に発熱性の半導体素子を採用したとしても、放熱効果を高めることができる。

40 これは半導体素子の裏面を封止樹脂外に露出させるためにはフリップチップ構造が適しているものであり、本実施形態のように基板上に搭載するすべての半導体素子がフリップチップ接続構造を有しているため、放熱効果を高めるに適したパッケージ構造である。

【0039】次に本実施形態の積層型半導体装置の製造方法について図面を参照しながら説明する。図2、図3は本実施形態の積層型半導体装置の製造方法を示す工程ごとの主要な断面図である。

【0040】まず図2(a)に示すように、第1の半導体素子12の表面の複数の電極パッド12a上に突起電

極（バンプ）12bを各々形成する。この突起電極の形成はメッキバンプ、ワイヤーボンド法によるスタッダップなどの工法で形成される。

【0041】次に図2（b）に示すように、配線基板10の上面に対してシート状の異方性導電性（ACF）の樹脂11を供給するとともに、マイコン（ロジック）素子などの第1の半導体素子12をその突起電極12bの面を配線基板10の上面に対向させる。ここで配線基板10への樹脂11の供給は配線基板10の配線電極10aを覆うように供給するものであり、シート状以外に液状の樹脂をボッティングにより供給してもよい。またこの樹脂11の配線基板10と第1の半導体素子12との間隙への充填は、前述のようにシート状の樹脂11を予め配線基板10上に供給する以外、第1の半導体素子12と配線基板10の配線電極10aとを接続した後、注入によって充填形成してもよい。この後注入による充填では、絶縁性の樹脂でよい。

【0042】次に図2（c）に示すように、第1の半導体素子12を配線基板10の上面に加圧して、第1の半導体素子12の突起電極12bと配線基板10の配線電極10aとを接続する。なお、素子接続、固定後において、第1の半導体素子12の厚みを薄厚にするため、グラインダーによる研削、さらにポリッシングを行い、素子厚を薄くする工程を付加してもよい。

【0043】次に図2（d）に示すように、第1の半導体素子12の裏面および配線基板10上面に一体でフィルム配線導体13を接着する。この場合、配線導体13aの表裏面を軟性樹脂によるフィルム材13bで挟んだ3層構造のフィルム配線導体を用いるものである。またフィルム配線導体13には接着性を持たせるか、または加熱してフィルム配線導体13を軟化させて接着する。

【0044】さらに図3（a）に示すように、フィルム配線導体の接着とともに、フィルム配線導体13の配線導体13aの外方端部を配線基板10の配線電極10bと接続する。

【0045】次に図3（b）に示すように、第1の半導体素子12の裏面に対して、フィルム配線導体13を介してその表面の電極パッド14aに突起電極14bが形成されたメモリー素子などの第2の半導体素子14をフリップチップ接続し、突起電極14bとフィルム配線導体13の配線導体13aの内方端部とを接続する。この場合、第2の半導体素子14をフィルム配線導体13に対して加熱状態で加圧し、突起電極14bでフィルム配線導体13のフィルム材13bを突き破って配線導体13aの内方端部とを接続するものである。また、ここでフィルム配線導体13に対して、第2の半導体素子14の突起電極14bを加圧して接続するにおいても、フィルム配線導体13のフィルム材13bが外圧を吸収するため、下側の第1の半導体素子12への影響を解消し、安定に信頼性よくフリップチップ接続できるものであ

る。なお、素子接続、固定後において、第2の半導体素子14の厚みを薄厚にするため、グラインダーによる研削、さらにポリッシングを行い、素子厚を薄くする工程を付加してもよい。

【0046】そして図3（c）に示すように、配線基板10の上面領域を絶縁性のエポキシ樹脂などの封止樹脂15で封止する。この樹脂封止においては、金型を用いたトランスファーモールド法やボッティング工法により封止できるものである。また樹脂封止では、第2の半導体素子14の裏面を露出させて配線基板10の上面領域を封止樹脂15で封止する。この封止構造により、第2の半導体素子14に発熱性の半導体素子を採用したとしても、放熱効果を高めることができる。

【0047】以上、本実施形態の積層型半導体装置の製造方法では、2つ目以上の積層された半導体素子は、軟性樹脂で構成されたフィルム配線導体13を介して積層搭載されているため、積層型半導体装置の熱膨張によって、半導体素子が膨張した場合、パッケージ内部で微動しても、その膨張移動にともなって接続部分も連動して移動するため、半導体素子と配線基板10の配線電極10a, 10bとの接続部分が破断することを防止し、接続の信頼性を高めることができる構造を実現できる。またフィルム配線導体13に対して、半導体素子を突起電極を加圧して接続するにおいても、フィルム配線導体13のフィルム材13bが外圧を吸収するため、下側の半導体素子への影響を解消し、安定に信頼性よくフリップチップ接続できるものである。

【0048】また本実施形態の積層型半導体装置の製造方法では、基板上への各半導体素子の搭載、フィルム配線導体の形成、封止の各工程は、その上面に複数の半導体素子が個々に搭載されるもので、また上面に個々の半導体素子に対応した配線電極が設けられ、下面には上面の配線電極と基板内部で接続した端子電極が設けられ、個々の半導体素子単位ごとに分割され得る構造の1枚の大型の配線基板に対して各々行なうものであり、一括成形工法と称される量産に適した製造工法である。そして配線基板の上面に対して封止樹脂で封止した後、最終工程として、ダイシングブレードにより個々の積層型半導体装置に切断分離する工程を有するものである。したがって、図1に示したような実施形態の積層型半導体装置の外形形状として、封止樹脂15の側面が配線基板10の側面と同一面に位置しているものであり、これは一括切断によって分割された形状である。

【0049】また本実施形態の積層型半導体装置の製造方法で用いたフィルム配線導体については、図4の平面図に示すように、搭載する半導体素子の表面の電極パッドの配置および配線基板の配線電極の配置に対して、各々大きさ、ピッチなどの条件を合わせた配線導体13aを軟性樹脂によるフィルム材13bで挟んだ3層構造であり、図に示した構造は半導体素子の電極パッドが素子

11

周辺部に配置されたペリフェラルパッド配置に対応させた構造を示している。勿論、配線導体13aの長さやフィルム材13b自体の面積についても配線基板や下側の半導体素子の面積、段差に応じて設定するものである。

【0050】次に図5の断面図には、本実施形態で説明した積層型半導体装置において、3つの半導体素子を1パッケージCSPとした形態を示す。

【0051】図5に示すように、配線基板10と対向してフリップチップ接続された第1の半導体素子12以外の第2の半導体素子14、第3の半導体素子16は突起電極14b、突起電極16bで各々フィルム配線導体13を介してフリップチップ接続され、そのフィルム配線導体13の配線導体13aは配線基板10の配線電極10bと接続して1パッケージでチップ積層構造を有するものである。このように3つの半導体素子を積層搭載する場合であっても、2つ目以上の積層された半導体素子は、軟性樹脂で構成されたフィルム配線導体13を介して積層搭載されているため、積層型半導体装置の熱膨張によって、半導体素子が膨張した場合、パッケージ内部で微動しても、その膨張移動にともなって接続部分も運動して移動するため、半導体素子と配線基板10の配線電極との接続部分が破断することを防止し、接続の信頼性を高めることができる構造を実現できる。またフィルム配線導体13に対して、半導体素子を突起電極を加圧して接続するにおいても、フィルム配線導体13のフィルム材が外圧を吸収するため、下側の半導体素子への影響を解消し、安定に信頼性よくフリップチップ接続できるものである。

【0052】次に別の実施形態の積層型半導体装置およびその製造方法について説明する。

【0053】図6は別の実施形態の積層型半導体装置を示す主要な断面図である。

【0054】図6に示すように、本実施形態の積層型半導体装置は、配線基板10上面の封止樹脂15の内部の構造は図1に示した構造と同様であるが、封止樹脂15の上面周辺部は研削による切削部17を有して体積が減じられている構造である。本実施形態では図1で示した積層型半導体装置の封止樹脂の体積に対して20[%]の体積を研削によって減じている。

【0055】この構造により、複数の半導体素子を1パッケージに構成した積層型半導体装置の軽量化を実現できるものである。

【0056】次に本実施形態の積層型半導体装置の製造方法について、図面を参照しながら説明する。

【0057】図7、図8は本実施形態の積層型半導体装置の製造方法を示す主要な工程ごとの断面図である。

【0058】まず図7(a)に示すように、前述の積層型半導体装置の製造方法で説明した通り、配線基板10に対して複数の半導体素子を搭載、電気的に接続し、配線基板10の上面を封止樹脂15で封止する。ここでは

12

個々の半導体素子単位ごとに分割され得る構造の1枚の大型の配線基板10を使用している。

【0059】次に図7(b)に示すように、封止樹脂15が形成された配線基板10の上方の各分割領域に対して、研削機能部18と切断機能部19とを有した回転ブレード20を配置させる。

【0060】次に図8(a)に示すように、回転ブレード20を封止樹脂15に当接させ、回転ブレード20の研削機能部18で封止樹脂15を研削除去するとともに、封止樹脂15、配線基板10の分割領域を切断機能部19で切断することにより、個々の積層型半導体装置21を得る。

【0061】これにより、図8(b)に示すように、封止樹脂15の上面周辺部は研削による切削部17を有して体積が減じられている構造の積層型半導体装置21を実現できるものである。

【0062】なお、使用する回転ブレード20の研削機能部18の幅や、切断機能部19の幅、長さ、および研削機能部18と切断機能部19との長さについては、切分離する封止樹脂の厚み、配線基板の厚みにより適宜、設定するものである。また研削機能部18の粗さについても同様である。

【0063】以上、本実施形態では、配線電極を有した配線基板と、その配線基板上にその表面側が配線基板と対向してフリップチップ接続された第1の半導体素子と、その第1の半導体素子の裏面上にフィルム配線導体を介してその表面側が第1の半導体素子の裏面と対向してフリップチップ接続された第2の半導体素子との少なくとも2つの半導体素子を有した積層型半導体装置であって、第1の半導体素子はその表面に設けた突起電極が配線基板の配線電極と接続し、配線基板と対向してフリップチップ接続された第1の半導体素子以外の半導体素子はその表面に設けた突起電極でフィルム配線導体を介してフリップチップ接続され、そのフィルム配線導体の配線導体は配線基板の配線電極と接続して1パッケージでチップ積層構造を有するものであるため、2つ目以上の積層された半導体素子は、軟性樹脂で構成されたフィルム配線導体を介して積層搭載され、積層型半導体装置の熱膨張によって、半導体素子が膨張した場合、パッケージ内部で微動しても、その膨張移動にともなって接続部分も運動して移動するため、半導体素子と配線基板の配線電極との接続部分が破断することを防止し、接続の信頼性を高めることができる。

【0064】またフィルム配線導体は配線導体がその表裏面側が軟性樹脂で挟まれた3層構造であるため、内層の配線導体自体の固定は避けられ、熱膨張の微動に対応できるものである。また半導体素子と半導体素子との間には軟性樹脂で構成されたフィルム配線導体が介在しているので、積層型半導体装置全体としてフレキシブル性を有し、熱膨張による応力に対応できる構造である。

【0064】

【発明の効果】本発明の積層型半導体装置は、2つ目以上の積層された半導体素子は、軟性樹脂で構成されたフィルム配線導体を介して積層搭載されているため、積層型半導体装置の熱膨張によって、半導体素子が膨張した場合、パッケージ内部で微動しても、その膨張移動にともなって接続部分も連動して移動し、半導体素子と配線基板の配線電極との接続部分が破断することを防止し、接続の信頼性を高めることができる積層型半導体装置である。また半導体素子と半導体素子との間には軟性樹脂で構成されたフィルム配線導体が介在しているので、積層型半導体装置全体としてフレキシブル性を有し、熱膨張による応力に対応できる構造を有した高信頼性の積層型半導体装置を実現できるものである。

【0065】また本発明の積層型半導体装置の製造方法は、2つ目以上の積層された半導体素子は、軟性樹脂で構成されたフィルム配線導体を介して積層搭載されているため、積層型半導体装置の熱膨張によって、半導体素子が膨張した場合、パッケージ内部で微動しても、その膨張移動にともなって接続部分も連動して移動するため、半導体素子と配線基板の配線電極との接続部分が破断することを防止し、接続の信頼性を高めることができる構造を実現できる。またフィルム配線導体に対して、半導体素子を突起電極を加圧して接続するにおいても、フィルム配線導体のフィルム材が外圧を吸収するため、下側の半導体素子への影響を解消し、安定に信頼性よくフリップチップ接続できるものである。

【図面の簡単な説明】

【図1】本発明の一実施形態の積層型半導体装置を示す断面図

【図2】本発明の一実施形態の積層型半導体装置の製造方法を示す断面図

【図3】本発明の一実施形態の積層型半導体装置の製造方法を示す断面図

【図4】本発明の一実施形態の積層型半導体装置の製造方法で用いるフィルム配線導体を示す平面図

【図5】本発明の一実施形態の積層型半導体装置を示す断面図

【図6】本発明の一実施形態の積層型半導体装置を示す断面図

【図7】本発明の一実施形態の積層型半導体装置の製造

方法を示す断面図

【図8】本発明の一実施形態の積層型半導体装置の製造方法を示す断面図

【図9】従来の積層型半導体装置を示す断面図

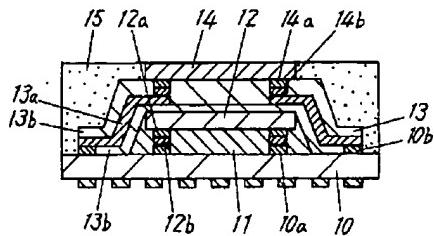
【図10】従来の積層型半導体装置の製造方法を示す断面図

【図11】従来の積層型半導体装置の製造方法を示す断面図

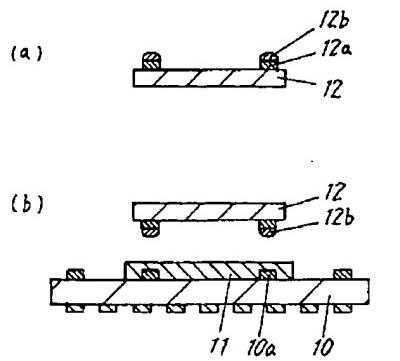
【符号の説明】

- | | |
|----|-----------------|
| 10 | 1 a, 1 b 配線電極 |
| | 2 端子電極 |
| | 3 配線基板 |
| | 4 樹脂 |
| | 5 第1の半導体素子 |
| | 5 a 電極パッド |
| | 5 b 突起電極 |
| | 6 接着剤 |
| | 7 第2の半導体素子 |
| | 7 a 電極パッド |
| 20 | 8 金属細線 |
| | 9 封止樹脂 |
| | 10 配線基板 |
| | 10 a, 10 b 配線電極 |
| | 11 樹脂 |
| | 12 第1の半導体素子 |
| | 12 a 電極パッド |
| | 12 b 突起電極 |
| | 13 フィルム配線導体 |
| 30 | 13 a 配線導体 |
| | 13 b フィルム材 |
| | 14 第2の半導体素子 |
| | 14 a 電極パッド |
| | 14 b 突起電極 |
| | 15 封止樹脂 |
| | 16 第3の半導体素子 |
| | 16 b 突起電極 |
| | 17 切削部 |
| | 18 研削機能部 |
| | 19 切断機能部 |
| 40 | 20 回転ブレード |
| | 21 積層型半導体装置 |

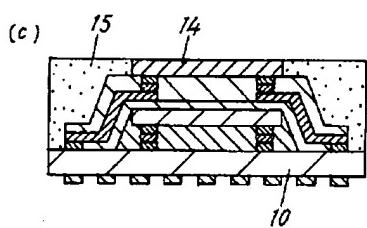
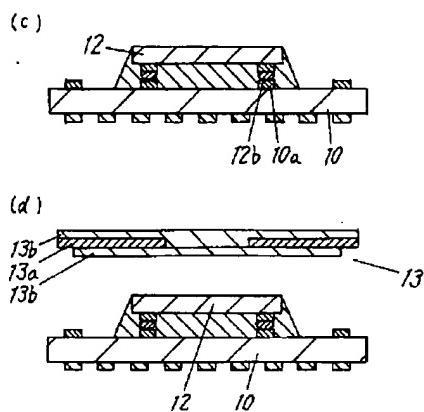
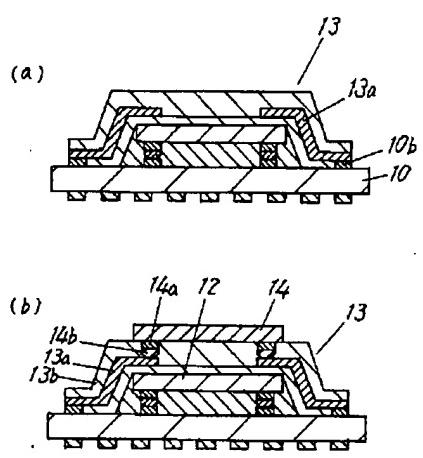
【図1】



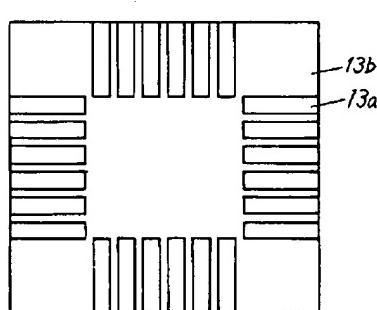
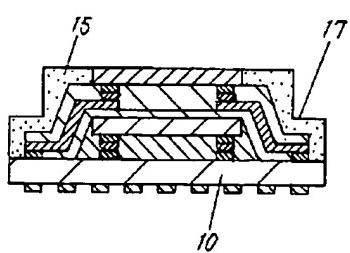
【図2】



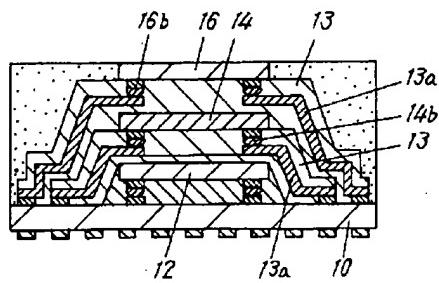
【図3】



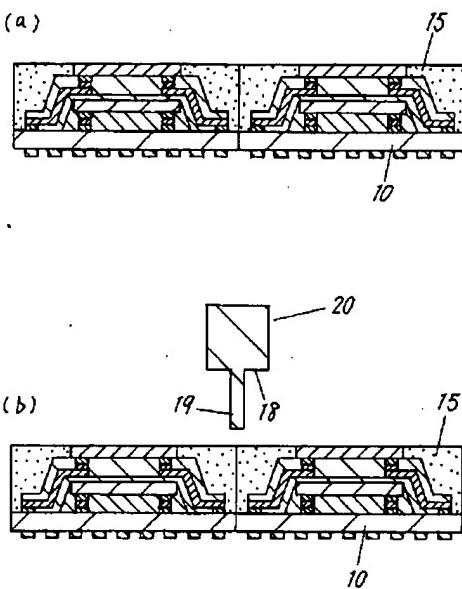
【図6】



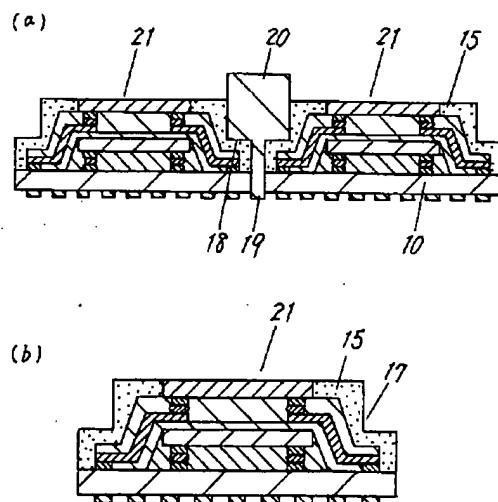
【図5】



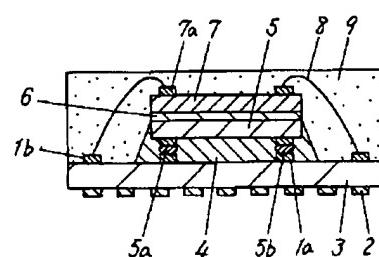
【図7】



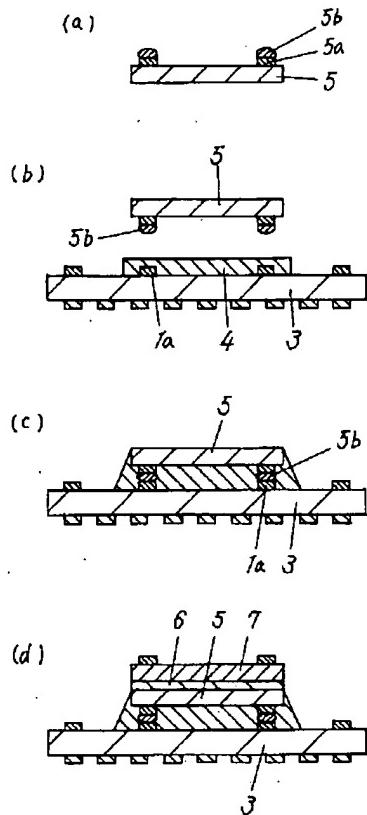
【図8】



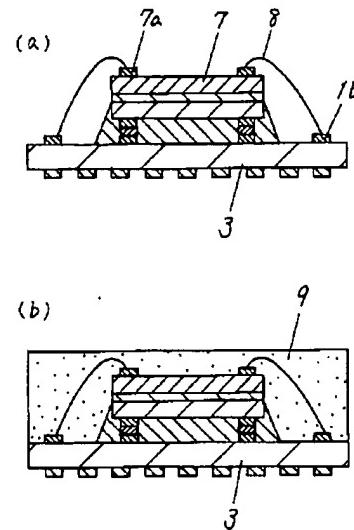
【図9】



【図10】



【図11】



フロントページの続き

(51)Int.Cl.

H 01 L 21/60
 23/12
 23/28

識別記号

501

F I

H 01 L 25/08

テマコト(参考)

Z

Fターム(参考) 4M109 AA01 BA03 CA04 CA21 DA03
 DA07 EA02
 5F044 KK07 KK08 KK16 LL09 MM06
 NN07 NN13 QQ01 RR16 RR18
 5F061 AA01 BA03 CA04 CA21 GA05